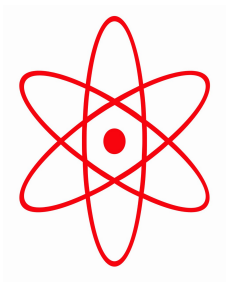


НПО УЧЕБНОЙ ТЕХНИКИ «ТУЛАНАУЧПРИБОР»
ПОСТАВЩИК: ООО «ЭНЕРГИЯ-ПЛЮС», г. ВОРОНЕЖ

МЕТОДИЧЕСКОЕ РУКОВОДСТВО ПО ВЫПОЛНЕНИЮ
ЛАБОРАТОРНОЙ РАБОТЫ



РТЦУЛ-10К

**ИЗУЧЕНИЕ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ.
АВТОМАТИЗИРОВАННЫЙ ЛАБОРАТОРНЫЙ КОМПЛЕКС
(С ВЫВОДОМ ИНФОРМАЦИИ НА ДИСПЛЕЙ ПЭВМ).**

Тула, 2011 г

ЛАБОРАТОРНАЯ РАБОТА.

ИЗУЧЕНИЕ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ. АВТОМАТИЗИРОВАННЫЙ ЛАБОРАТОРНЫЙ КОМПЛЕКС (С ВЫВОДОМ ИНФОРМАЦИИ НА ДИСПЛЕЙ ПЭВМ).

Цель работы: изучение работы логических элементов и логических операций, реализованных на их основе.

ТЕОРЕТИЧЕСКОЕ ОПИСАНИЕ.

Интегральные микросхемы. Назначение и применение.

Цифровые интегральные микросхемы представляют собой электронные устройства, позволяющие строить практически все узлы и блоки ЭВМ, в которых обрабатываемая информация представлена в виде двоичных чисел. Переменные величины и функции от них, которые могут принимать только два значения: 0 и 1, называются логическими переменными и логическими функциями. Свойства логических функций изучает алгебра логики, а устройства, реализующие логические функции, называются логическими или цифровыми. Наряду со сложными схемами, реализующими функции целых узлов и блоков (сумматорами, счетчиками, регистрами, элементами запоминающих устройств, микропроцессорами), многомиллионными сериями выпускаются простейшие комбинационные цифровые элементы (потенциальные, импульсные, импульсно-потенциальные), среди которых наиболее широкое распространение получили потенциальные логические элементы (ЛЭ). Для них характерно наличие связи по постоянному току между входами и выходами схем. Схемотехника с непосредственными связями снимает ограничения по нижней частоте сигнала. Схемотехническая реализация потенциальных ЦИС осуществляется на основе ряда типовых базовых функциональных элементов. Рассмотрим логические функции, реализуемые с помощью логических элементов, включенных в состав серий ЦИС и получивших наиболее широкое применение для построения узлов ЭВМ и устройств дискретной автоматики.

Логические функции, реализуемые с помощью ЦИС.

Простейшей логической функцией является функция НЕ (логическое отрицание), которая записывается как $Y\{X\} = \bar{X}$. Значения истинности функции $Y(X)$, получаемой путем отрицания переменного X в зависимости от значений истинности последнего, определяется из табл. 1. Такая таблица называется таблицей истинности.

В электронных схемах отрицание реализуется с

Таблица 1

Отрицание

х	Y (х)= \bar{x}
0	1
1	0

помощью ключевого элемента НЕ, построенного на усилительном приборе. Сигналы на выходе ключа инвертируются в зависимости от значений входных сигналов и соответствуют табл. 3.1.

Для двух переменных X_1 , X_2 существует $2^4=16$ различных логических функций, каждая из которых определена четырьмя возможными комбинациями переменных.

В таблице 2 перечислены четыре наиболее распространенных типа логических элементов, а также выполняемые ими функции, их обозначения и названия.

Таблица 2

Наиболее распространенные типы логических элементов и их функции

Логический элемент	Выполняемая функция $X_1=0011$ $X_2=0101$	Название функции
И И—НЕ ИЛИ ИЛИ—НЕ	$Y=X_1X_2=0001$ $Y=X_1X_2=1110$ $Y=X_1+X_2=0111$ $Y=X_1+X_2=1000$	Конъюнкция Штрих Шеффера Дизъюнкция Стрелка Пирса

Каждая из приведенных логических функций может быть распространена и на большее число независимых переменных, а логические элементы, реализующие эти функции, также могут иметь не два, а n входов. Число входов логических элементов ограничивается числом выводов стандартных корпусов и, как правило, не превышает восьми. После анализа логических функций штрих Шеффера и отрицание можно сделать вывод, что функция $Y(X_1, X_2)=\overline{X_1 X_2}$ получается из функции $Y(X)=\overline{X}$ путем замены в ней аргумента X другой логической функцией $Y(X_1, X_2)=X_1 X_2$. Такая операция называется суперпозицией. Применяя суперпозицию, можно получать сложные логические функции.

Система простых логических функций, на основе которой с помощью лишь операции суперпозиции можно получить любую логическую функцию, называется функционально полной. Например, функционально полными являются следующие пять систем:

$$\begin{cases} Y = \bar{X} — \text{отрицание,} \\ Y = X_1 X_2 — \text{конъюнкция,} \\ Y = X_1 + X_2 — \text{дизъюнкция;} \end{cases} \quad (3.1)$$

$$\begin{cases} Y = \bar{X} — \text{отрицание,} \\ Y = X_1 X_2 — \text{конъюнкция;} \end{cases} \quad (3.2)$$

$$\begin{cases} Y = \bar{X} — \text{отрицание,} \\ Y = \bar{X}_1 + X_2 — \text{дизъюнкция;} \end{cases} \quad (3.3)$$

$$Y = \overline{X_1 X_2} — \text{отрицание конъюнкции (штрих Шеффера);} \quad (3.4)$$

$$Y = \overline{X_1 + X_2} — \text{отрицание дизъюнкции (стрелка Пирса).} \quad (3.5)$$

Недостающие в этих системах функции можно получить на основе известных правил алгебры логики 1. Каждая из указанных систем может быть реализована с помощью простейших логических элементов. Таким образом, достаточно иметь однотипные логические элементы И—НЕ (ИЛИ — НЕ), чтобы на их основе построить все многообразие цифровых схем. Однако такой способ потребует большого числа корпусов ЦИС для реализации узлов и блока ЭВМ. Из-за этого в состав серий ЦИС включаются цифровые элементы, которые не только реализуют любую логическую функцию, но и различаются по своей сложности, выражающейся в количестве логических входов, например в составе серии ЦИС, состоящей из четырех 2-входовых ключей и одного 8-входового. Это позволяет, с одной стороны, минимизировать объем оборудования при конструировании аппаратуры, а с другой, — не выпускать излишнего количества многовходовых схем.

По виду реализуемой логической функции базовые логические элементы могут быть разделены на простейшие элементы одноступенчатой (И, ИЛИ, НЕ, И—НЕ, ИЛИ—НЕ) и двухступенчатой (И—ИЛИ, И—ИЛИ—НЕ и др.) логики.

Следует отметить, что все потенциальные цифровые элементы могут работать в двух логических режимах. Если за «1» принят высокий уровень сигнала, имеет место «положительная логика» работы элемента (ИЛИ—НЕ). Если за «1» принят низкий уровень сигнала, то имеет место «отрицательная логика» работы элемента (И—НЕ). Как правило, паспортное обозначение логического элемента соответствует функции, реализуемой в режиме «положительной логики». Существуют цифровые ключи с тремя устойчивыми состояниями (тристабильные). Выходной каскад такой схемы переводится в третье состояние «Разомкнуто», если по специальному входу управления подана команда.

На основе цифровых элементов одно- и двухступенчатой логики могут быть построены сложные функциональные узлы как комбинаторные (полусумматоры, сумматоры), так и с памятью (триггеры). Все современные

серии ЦИС, как правило, включают различные типы триггеров, представляющих устройство с двумя устойчивыми состояниями, содержащее запоминающий бистабильный элемент (защелка) (собственно триггер) и схему управления. Наиболее широкое распространение получили триггеры типов RS, D, JK.

Условные обозначения (функциональные схемы) логических элементов и триггеров, входящих в состав наиболее популярных серий ЦИС, и примеры реализации с помощью логических элементов различных функций показаны в табл. 6.

Классификация и основные электрические параметры ЦИС.

Развитие микроэлектроники способствовало появлению малогабаритных, высоконадежных и экономичных вычислительных устройств на основе ЦИС. Требование увеличения быстродействия и уменьшения мощности потребления вычислительных средств привело к созданию серий ЦИС. Серия представляет собой комплект ИС, имеющих единое конструктивно-технологическое исполнение.

За 25 лет развития ЦИС базовые электронные ключи развивались в следующей последовательности: резистивно-транзисторная логика (РТЛ), резистивно-емкостная транзисторная логика (РЕТЛ), диодно-транзисторная логика (ДТЛ), транзисторно-транзисторная логика (ТТЛ), эмиттерно-связанная логика (ЭСЛ), интегральная инжекционная логика (И²Л). В этих обозначениях словом «логика» заменяется понятие «электронный ключ».

Наряду с биполярными схемами широкое распространение получили ЦИС на МОП структурах (на транзисторах *p*- и *n*-типов с обогащаемым каналом, КМОП схемы на дополняющих транзисторах). Серии РТЛ, РЕТЛ и ДТЛ хотя и продолжают выпускаться промышленностью, но используются для комплектации серийной РЭА и не применяются в новых разработках. Наиболее широкое распространение в современной аппаратуре получили серии ИС ТТЛ, ЭСЛ и схемы на МОП структурах. Опыт показал, что эти ЦИС отличаются лучшими электрическими параметрами, удобны в применении, имеют более высокий уровень интеграции и обладают большим функциональным разнообразием. Так, например, в состав серии К155 входит более 100 ИС. Перспективные серии ЦИС, предназначенные для применения в аппаратуре промышленного и бытового назначения, перечислены в табл. 7.

В табл. 8 приведены сравнительные характеристики наиболее известных ЦИС различного технологического исполнения.

Таблица 6

Функциональные схемы логических элементов и триггеров, примеры реализации различных функций с помощью логических элементов

Элемент (схема)	Выполняемая функция	Элемент (схема)	Выполняемая функция
НЕ (инвертор) (рис. 1)	$Y = \overline{X}$	И—ИЛИ—НЕ (схема на основе элементов И—НЕ) (рис. 7)	$Y = X1X2 + X3X4$
И (конъюнктор) (рис. 2)	$Y = X1X2$	И—ИЛИ—НЕ (рис. 8)	$Y = X1X2 + X3X4$
И—НЕ (штрих Шеффера) (рис. 3)	$Y = \overline{X1X2}$	Асинхронный RS-триггер (входы в R- и S-группах связаны по логике И) (рис. 9)	—
ИЛИ (дизъюнктор) (рис. 4)	$Y = X1 + X2$	JK-триггер, построенный по принципу двухступенчатого запоминания информации (входы в J- и K-группах связаны по логике И) (рис. 10)	—
ИЛИ—НЕ (стрелка Пирса) (рис. 5)	$Y = \overline{X1 + X2}$	D-триггер с управляющим входом и выходами R (установка «0») и S (установка «1») (рис. 11)	—
И—ИЛИ (схема на основе элементов И—НЕ) (рис. 6)	$Y = X1X2 + X3X4$		

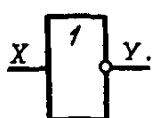


Рис. 1

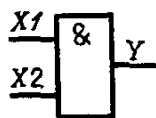


Рис. 2

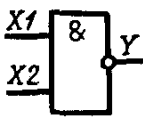


Рис. 3

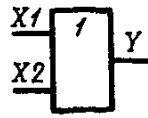


Рис. 4

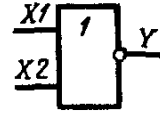


Рис. 5

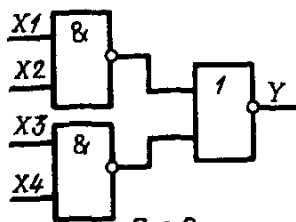


Рис. 6

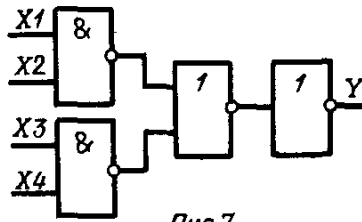


Рис. 7

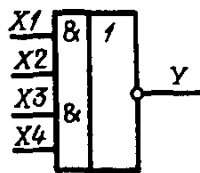


Рис. 8

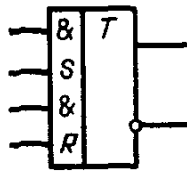


Рис. 9

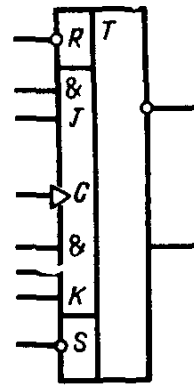


Рис. 10

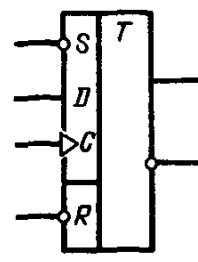


Рис. 11

Таблица 7

Серии цифровых ИС для аппаратуры промышленного и бытового назначения

Серия	Число ИС в серии (1982 г.)	Назначение
133	65	Построение узлов ЭВМ и устройств дискретной автоматки среднего быстродействия
K155	106	
KM155	58	
134	30	Построение узлов ЭВМ и дискретной автоматки с малым потреблением мощности
KP134	12	
130	12	Построение быстродействующих узлов ЭВМ и устройств дискретной автоматки
530	32	Построение узлов ЭВМ и устройств дискретной автоматки с высоким быстродействием и малой потребляемой мощностью
533	47	
K531	57	
K555	43	
KM555	30	
KP556	4	
KP541	21	
100	43	
500	39	
K500	72	
K176	38	Построение вычислительных комплексов высокого быстродействия
K561	40	
564	27	
537	2	
KP537	2	
KP188	2	

Таблица 8

Основные характеристики ЦИС

Характеристика	рМОП	пМОП	кМОП	ТТЛ	ЭСЛ	И ² Л
Площадь, приходящаяся на один логический элемент (10^{-3} мм ²)	5...7,5	3,7...5	6,25... ...18,7	12,5... ...37,5	12,5... ...31	2,5... ...3,7
Задержка, возникающая на одном логическом элементе, нс	>100	40...100	15...50	3...10	0,5...2	>5
Статическая мощность рассеяния, мВт	2...3	0,20,5	<0,001	1...3	5...15	<0,2
Показатель «мощность×быстродействие», пДж	200	10...50	3	10	10	<1
Число процессов диффузии и ионного легирования	2	3	4	4	4—5	3—4
Число этапов маскирования	5	6	7	7	8—9	5—7

Как уже указывалось, большинство ЦИС малой степени интеграции, входящих в состав серии, представляет собой сочетания логических элементов, выполняющие функции НЕ, И—НЕ, ИЛИ—НЕ, И—ИЛИ—НЕ. Это так называемые базовые логические элементы. Их основные электрические параметры определяют характеристики практически всех ИС, входящих в состав серии. От этих параметров зависят возможности совместной работы ИС разных серий в составе аппаратуры, поэтому ряд основных электрических параметров является общим для ЦИС и позволяет сравнивать их между собой. К таким параметрам относятся: быстродействие, потребляемая мощность ($P_{\text{пот}}$), помехоустойчивость ($U_{\text{пом}}$), коэффициент разветвления по выходу (нагрузочная способность $K_{\text{раз}}$), коэффициент объединения по входу $K_{\text{об}}$.

Рассмотрим более подробно каждый из этих параметров. Быстродействие определяется динамическими параметрами ЦИС, к которым относятся: $t^{1,0}$ — время перехода из «1» (высокий уровень) в «0» (низкий уровень); $t^{0,1}$ — время перехода из состояния низкого уровня в состояние высокого уровня; $t^{1,0}_{\text{зд}}$ — время задержки включения; $t^{0,1}_{\text{зд}}$ — время задержки выключения; $t^{1,0}_{\text{зд.р.}}$ — время задержки распространения при включении; $t^{0,1}_{\text{зд.р.}}$ — время задержки распространения при выключении; $t_{\text{зд.р. ср.}}$ — среднее время задержки распространения сигнала; $\tau_{\text{и}}$ — длительность импульса; $f_{\text{р}}$ — рабочая частота. Среднее время задержки распространения $t_{\text{зд.р. ср.}} = 0,5(t^{1,0}_{\text{зд.р.}} + t^{0,1}_{\text{зд.р.}})$ является усредненным параметром быстродействия, используемым при расчете временных характеристик последовательно включенных ЦИС.

На рис. 3.1 показаны уровни отсчета, относительно которых определяются динамические параметры.

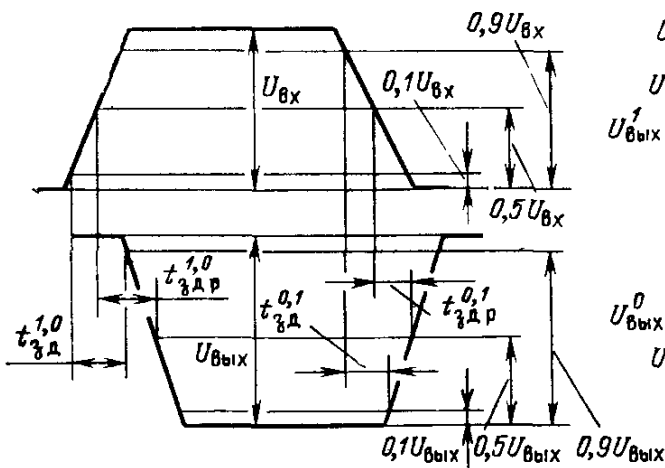


Рис. 3.1. Уровни отсчета, относительно которых определяются динамические параметры

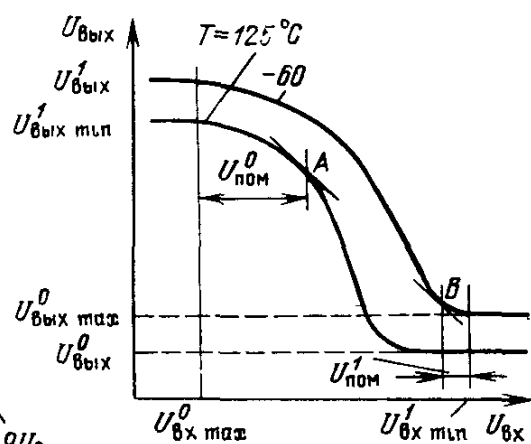


Рис. 3.2. Передаточные характеристики логического элемента НЕ, предельные для семейства передаточных характеристик, полученных при различных температурах

Потенциальные логические элементы при работе в составе цифрового устройства могут находиться либо в статическом режиме (в состоянии «0» или «1»), либо в динамическом (переходной процесс). В зависимости от вида технологии, по которой выполнены логические элементы, мощность, потребляемая от источника питания, различна для каждого состояния. Одни элементы потребляют большую мощность в статическом режиме, которая лишь незначительно увеличивается в момент переключения, другие, наоборот, характеризуются значительным возрастанием потребляемого тока во время переключения. Логические элементы с малым потреблением мощности в динамическом режиме характеризуются средней потребляемой мощностью

$$P_{\text{пот ср}} = 0,5 (P_{\text{пот}}^0 + P_{\text{пот}}^1),$$

где $P_{\text{пот}}^0$ — мощность, потребляемая схемой в состоянии «0», $P_{\text{пот}}^1$ — мощность, потребляемая схемой в состоянии «1».

Мощность, потребляемая этими ИС в момент переходных процессов, не превышает мощности, потребляемой в одном из логических состояний.

Логические элементы с возрастающим потреблением в динамическом режиме кроме статической средней мощности характеризуются мощностью, потребляемой на максимальной частоте переключения, когда во много раз возрастают токи в цепях питания. Примером таких схем являются КМОП ИС, которые потребляют микроамперные токи питания, если нет переключающих сигналов. Допустимый предел статической помехоустойчивости логического элемента ограничивает уровень случайного напряжения, которое может присутствовать на его входе без опасности ложного срабатывания.

В статическом режиме различают статическую помехоустойчивость по низкому уровню ($U_{\text{пом}}^0$) и по высокому ($U_{\text{пом}}^1$). Значения величин $U_{\text{пом}}^0$ и $U_{\text{пом}}^1$ определяют с помощью передаточных характеристик (рис. 3.2). Как видно из рис. 3.2, параметр $U_{\text{пом}}^1$ определяется как разность минимального напряжения высокого уровня ($U_{\text{вх min}}^1$) и напряжения в точке перегиба на верхней кривой (точка *B*). Параметр $U_{\text{пом}}^0$ определяется как разность напряжения в точке перегиба нижней кривой (точка *A*) и максимального напряжения низкого уровня ($U_{\text{вх min}}^0$).

Для более полной оценки помехоустойчивости схемы наряду со статической необходимо учитывать динамическую помехоустойчивость. Помехоустойчивость в динамическом режиме зависит от длительности, амплитуды и формы сигнала помехи, а также от значения статической помехоустойчивости и скорости переключения логического элемента.

Коэффициент разветвления по выходу (нагрузочная способность) $K_{\text{раз}}$ определяет число входов аналогичных элементов, которое может быть без нарушения работоспособности подключено к выходу предыдущего логического элемента. С увеличением нагрузочной способности расширяются возможности применения ЦИС, уменьшается число корпусов в разрабатываемом цифровом

устройстве. Однако при этом ухудшаются некоторые параметры ЦИС: снижаются быстродействие и помехоустойчивость и возрастает потребляемая мощность.

В состав серии ЦИС наряду с основными логическими элементами, имеющими нагрузочную способность $K_{\text{раз}}=4\dots 10$, включаются мощные буферные элементы $K_{\text{раз}} = 20\dots 30$. Это позволяет при проектировании цифровых устройств получать оптимальные показатели по числу используемых корпусов ИС и потребляемой мощности. Необходимо отметить, что нагрузочные входы ИС РТЛ и РЕТЛ потребляют ток с выхода нагружаемого элемента, а ИС ДТЛ и ТТЛ в одном логическом состоянии («0» или «1») отдают ток в нагрузку, а в другом потребляют его от нагрузки. Для МОП ЦС нагрузка имеет емкостной характер.

Коэффициент объединения по входу ($K_{об}$) определяет максимальное число входов ЦИС. Различают коэффициенты объединения по входу И ($K_{обИ}$) по входу ИЛИ ($K_{обИЛИ}$) Основные логические элементы выполняются с небольшим числом входов ($K_{обИ}=2 \dots 4$; $K_{обИЛИ}=2\dots 4$). Для увеличения числа входов в отдельных логических элементах, входящих в серию, предусматривают специальные входы для организации схемы расширения (точнее, наращивания), обеспечивающей до 10 входов и более. Соответственно в серию ЦИС вводится схема расширителя. В ряде серий имеются логические элементы с числом входов, равным восьми.

ЭКСПЕРИМЕНТАЛЬНАЯ ЧАСТЬ.

Аппаратная часть. Приборы и оборудование.

Лабораторная работа по исследованию логических элементов и операций, реализуемых на их основе выполняется на комбинированном лабораторном приборе РТЦУЛ-10К, имеющим сопряжение с ПЭВМ. Все параметры эксперимента, установленные и измеренные значения параметров выводятся в соответствующие окна программы-оболочки для работы с установкой – LabVisual 2.5 и дублируются на ЖКД LCD дисплее учебной установки. Установка позволяет выполнять 6 экспериментов по теме «Изучение логических схем и операций, реализуемых на их основе».

Установка предназначена для проведения лабораторных работ по курсу "Схемотехника ЭВМ" в высших учебных заведениях.

Установка может быть использована в различных курсах, изучающих основы цифровой техники в высших и средних специальных учебных заведениях.

Установка выполнена в климатическом исполнении УХЛ, категория 4.2 ГОСТ 15150-69 для эксплуатации в помещении при температуре от 10°C до 35°C и относительной влажности до 80 %.

Учебная установка конструктивно состоит из нескольких элементов, конструктивно объединенных в одном корпусе:

- набора изучаемых элементов и устройств цифровой техники;
- стабилизированного источника питания, подающего питание нужной полярности и значения на все элементы схемы;
- схемы контроля необходимых параметров, осуществляющей информацию о ходе эксперимента и вывод на экран LCD дисплея.

Эксперимент состоит из шести частей. При помощи кнопок «РЕЖИМ РАБОТЫ» «ВЫБОР», «ЗАПУСК», расположенных на передней панели лабораторного модуля имеется возможность выбрать необходимый опыт: 1) Микросхема 8 элементов НЕ 2) Микросхема 4 элемента 2-И 3) Микросхема 2 элемента 4-ИЛИ 4) Микросхема 1 элемент 3-И-НЕ и 1 элемент 5-И-НЕ 5) Микросхема 1 элемент 2-ИЛИ-НЕ и 1 элемент 6 — ИЛИ-НЕ. 6) Микросхема 1 элемент 8-исключающее-ИЛИ.

Остановка эксперимента и выход в главное меню осуществляется с помощью кнопки «ESC» на передней панели лабораторного модуля либо кнопки «ГЛАВНОЕ МЕНЮ» в окне программы-оболочки LabVisual 2.5. Для надежного срабатывание кнопку необходимо удерживать нажатой в течение ~1 – 2 секунд.

Сигнальные светодиоды служат для индикации логического состояния входов и выходов каждой исследуемой микросхемы.

Учебная установка конструктивно состоит из БЛОКА УПРАВЛЕНИЯ, имеющего выход к USB порту компьютера. Все элементы лабораторного модуля выполнены в виде единого блока и в процессе эксплуатации не требуют вмешательства пользователя.

Принципиальные электрические схемы экспериментов представлены на рис. 4.2 — 4.6.

Программная часть. Подготовка к работе.

Для сопряжения работы учебной установки с персональным компьютером используется специально разработанный протокол передачи данных LabVisual, разделяющий байты управления и байты данных. Для визуализации принятых данных служит программа-оболочка LabVisual для РТЦУЛ-10. Установка подключается к USB порту компьютера при помощи специального соединительного кабеля.

Программа LabVisual может успешно работать как на компьютерах под управлением ОС Windows так и на компьютерах под управлением ОС Linux при помощи эмулятора среды окружения VirtualBox. На прилагаемых дисках в соответствующих папках содержатся сборки программ для установки и работы в этих операционных системах.

Подробная инструкция по установке среды LabVisual 2.5 содержится в прилагаемом руководстве к программе.

В комплекте с лабораторной установкой поставляется ПЭВМ с предустановленным дистрибутивом среды LabVisual 2.5 и установленным и настроенным программным обеспечением (всё предустановленное программное обеспечение поставляется согласно лицензии GNU GPL v2 и является свободным и бесплатным, если не оговорено обратное; подробно см. п. 1.1 и пп. 4 — 5 Руководства к среде LabVisual 2.5).

После загрузки программной среды (~ 1 мин.) автоматически запуститься программа оболочка LabVisual для работы с экспериментальной установкой. Если программа не запустилась автоматически, на виртуальном рабочем столе следует дважды щелкнуть левой кнопкой мыши на ярлык LabVisual. При этом должно открыться главное окно программы-оболочки LabVisual для работы с экспериментальной установкой (рис. 4.1). Программа LabVisual имеет интуитивно понятный, дружелюбный пользовательский интерфейс.

После включения лабораторной установки в сеть и до выполнения конфигурации USB-передатчика учебного прибора, устройство должно быть отключено от USB – порта ПК до соответствующего приглашения пользователя, высвечиваемого на LCD ЖКД дисплее:

Connecting.....

После появления данного сообщения на ЖКД LCD дисплее учебного прибора, можно подключить прибор к USB – порту ПК и однократно нажать кнопку «СТАРТ» в программе-оболочке LabVisual (кнопка используется для конфигурации устройства сразу после включения). При этом начнется процесс инициализации прибора. В противном случае, возможна некорректная работа USB протокола и работа устройства.

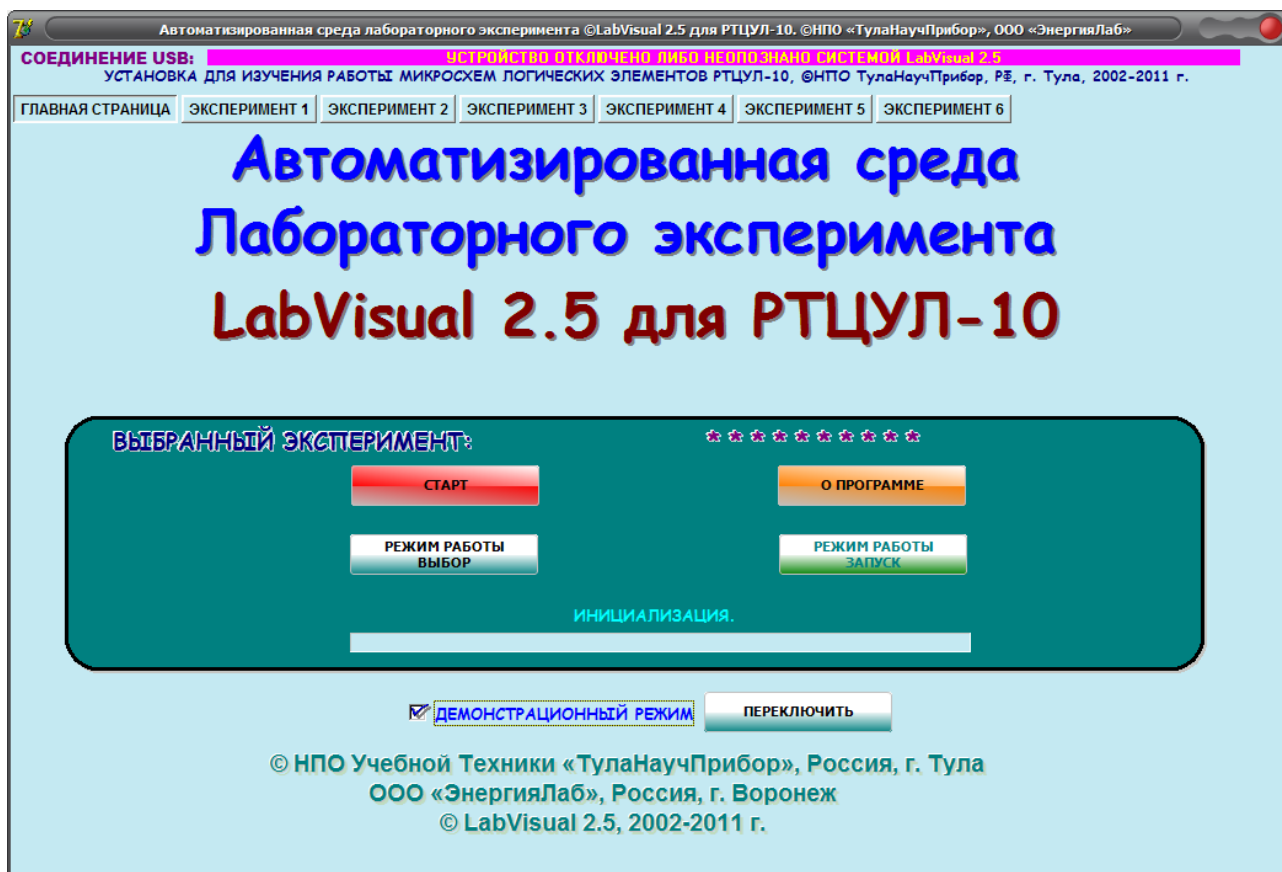


Рис. 4.1. Главное окно программы-оболочки LabVisual для работы с экспериментальной установкой РТЦУЛ-10К.

После соединения прибора с USB – портом ПК и выбора опыта, при запущенной среде LabVisual, необходимая подпрограмма для измерения должна запускаться автоматически. В зависимости от выбранного опыта внешний вид подпрограммы должен соответствовать рис. 4.2 – 4.6.

Для ознакомления с программой в отсутствии учебной установки, можно воспользоваться демонстрационным режимом. Для этого в главном окне программы, **при отключенном от USB-порта ПК приборе**, установите галочку «Демонстрационный режим» и нажмите на кнопку «Переключить». Появится меню, содержащие наименования экспериментов и позволяющее переключаться между ними для ознакомления с интерфейсом программы — оболочки.

Для выхода из демонстрационного режима, в главном окне программы снимите соответствующий флажок и нажмите кнопку «ПЕРЕКЛЮЧИТЬ».

Исследование операции «ЛОГИЧЕСКОЕ <НЕ>» - ИНВЕРТОР.

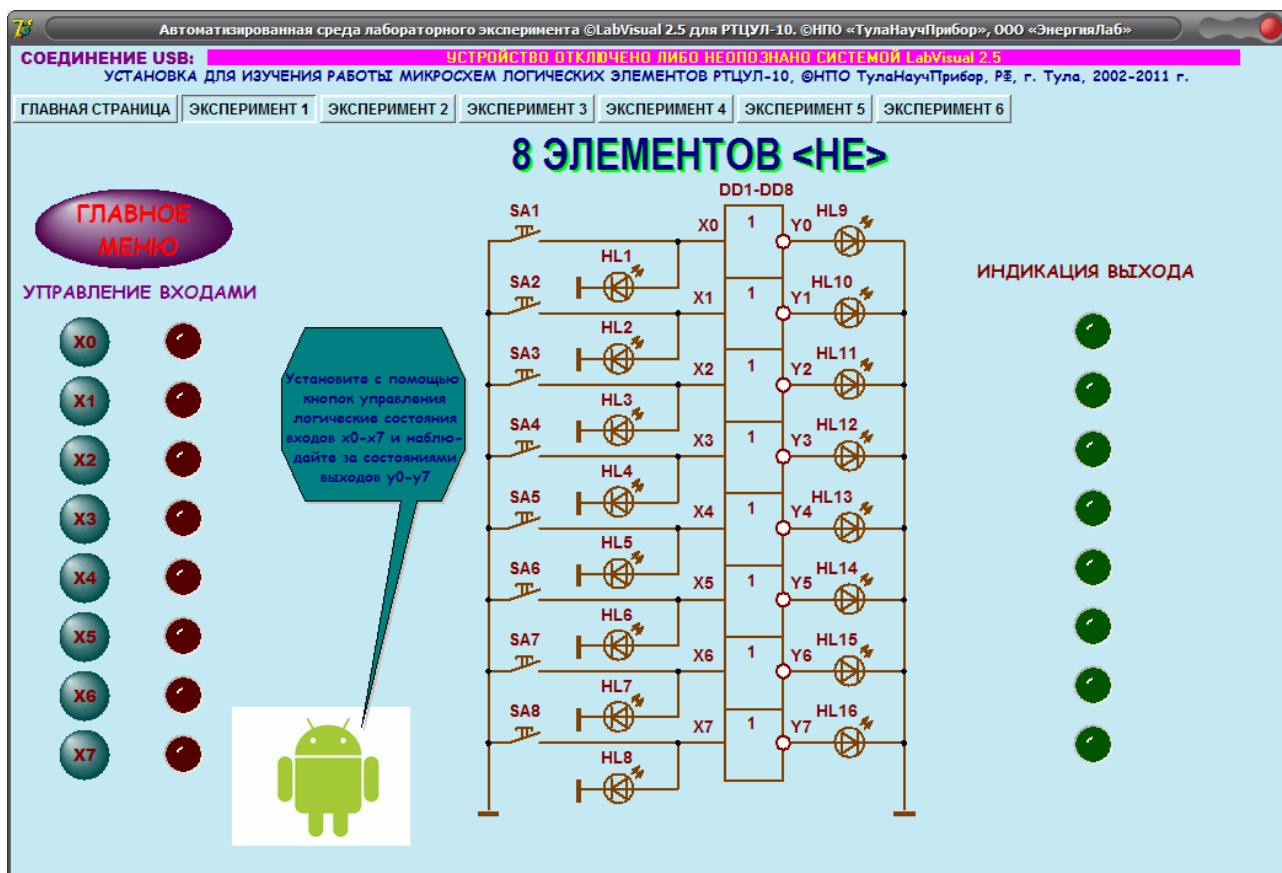


Рис. 4.2. Эксперимент по изучению микросхемы 8 элементов НЕ.

Исследуемая операция может быть записана как $Y = \bar{X}$ и изображается на схемах так, как это представлено на рисунке 4.2-1.

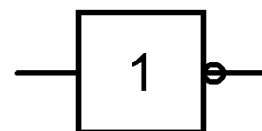


Рис. 4.2-1
Обозначение
элемента НЕ

Исследование операции «КОНЪЮНКЦИЯ»

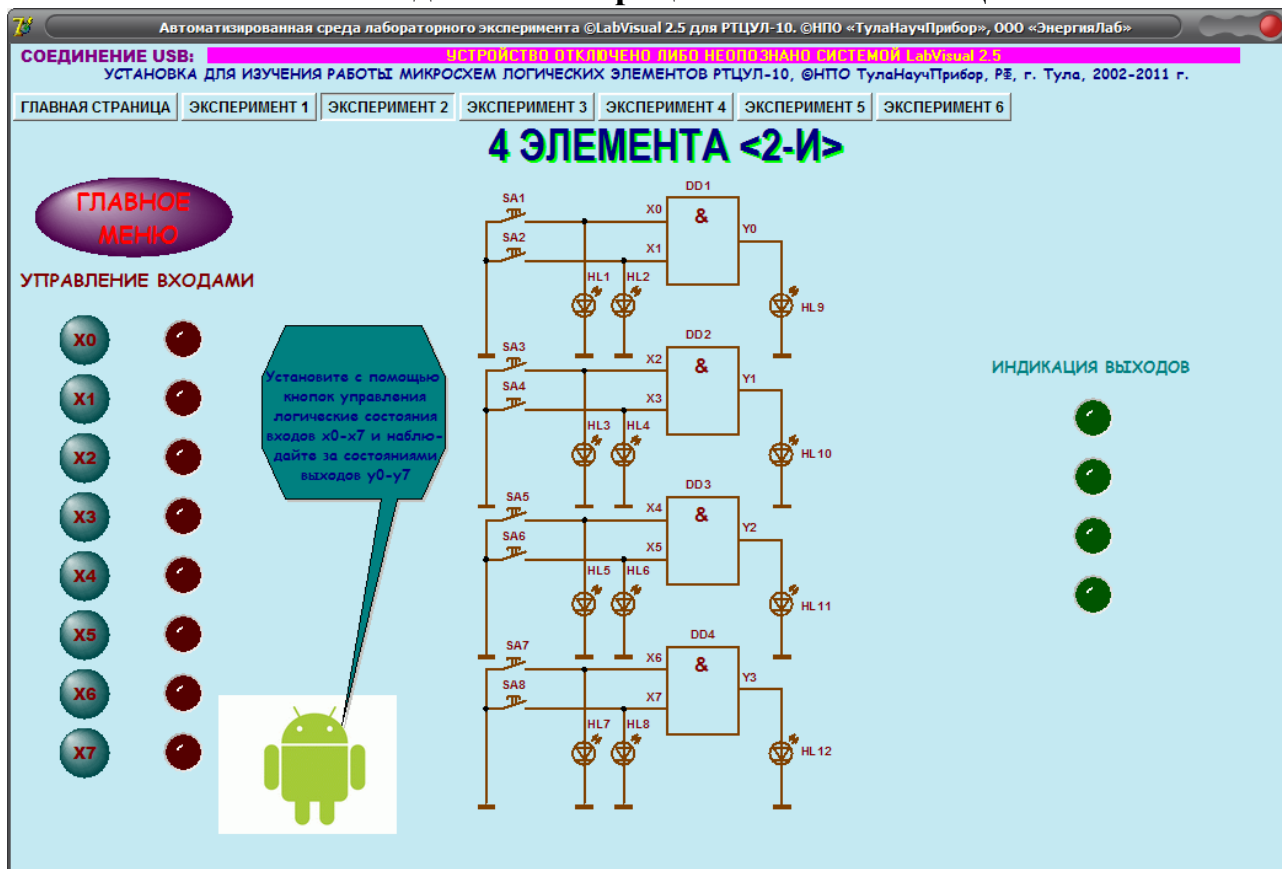


Рис. 4.3. Эксперимент по изучению микросхемы 4 элемента 2-И.

Исследуемая операция может быть записана как $Y_0 = X_0 X_1$; $Y_1 = X_2 X_3$; $Y_2 = X_4 X_5$; $Y_3 = X_6 X_7$ и изображается на схемах так, как это представлено на рисунке 4.2.

Исследование операции «ДИЗЬЮНКЦИЯ».

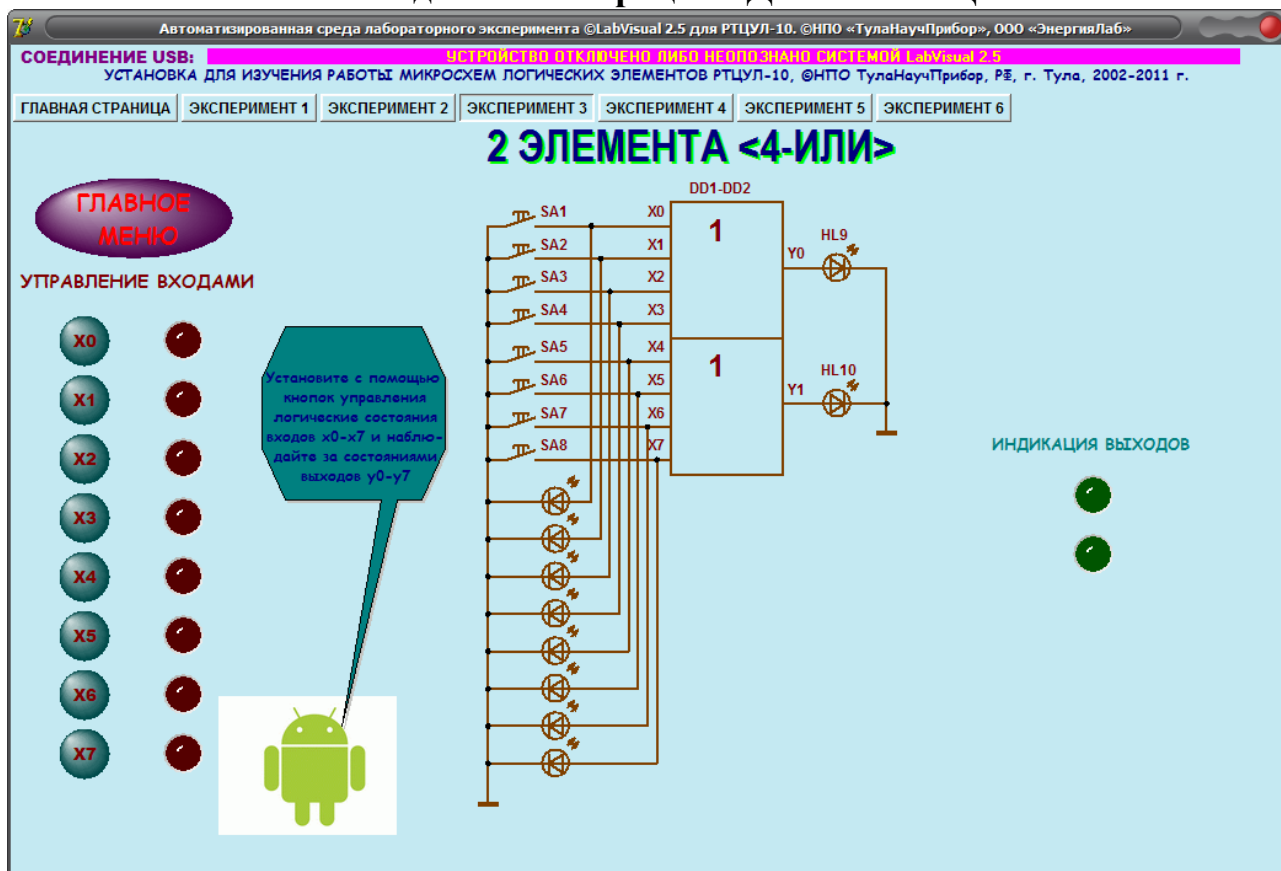


Рис. 4.4. Эксперимент по изучению микросхемы 2 элемента 4-ИЛИ.

Исследуемая операция может быть записана как $Y_0 = X_0 + X_1 + X_2 + X_3$ $Y_1 = X_4 + X_5 + X_6 + X_7$ и изображается на схемах так, как это представлено на рисунке 4.4. Таким образом, логический элемент осуществляет побитовое логическое суммирование входов x_0 - x_3 и x_4 - x_7 .

Исследование операции «КОНЪЮНКЦИЯ — ОТРИЦАНИЕ»

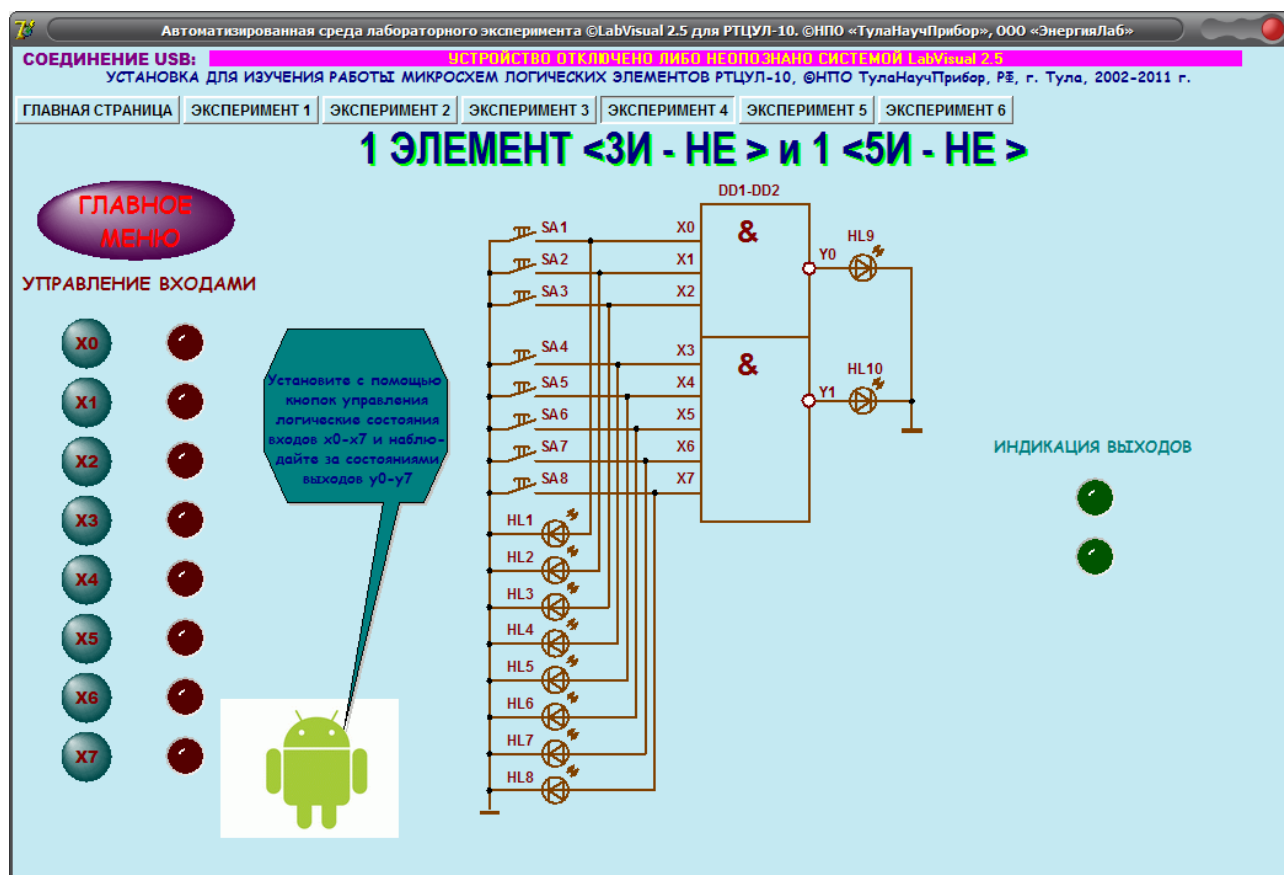


Рис. 4.5. Эксперимент по изучению микросхемы 1 элемент 3И-НЕ и 1 элемент 5И-НЕ.

Исследуемая операция может быть записана как $Y_0 = \overline{X_0 X_1 X_2}$; $Y_1 = \overline{X_3 X_4 X_5 X_6 X_7}$ и изображается на схемах так, как это представлено на рисунке 4.5. Таким образом, логический элемент осуществляет побитовое логическое перемножение входов x_0 - x_2 и x_3 - x_7 и одновременно инвертирует результат.

Исследование операции «ДИЗЬЮНКЦИЯ-ОТРИЦАНИЕ»

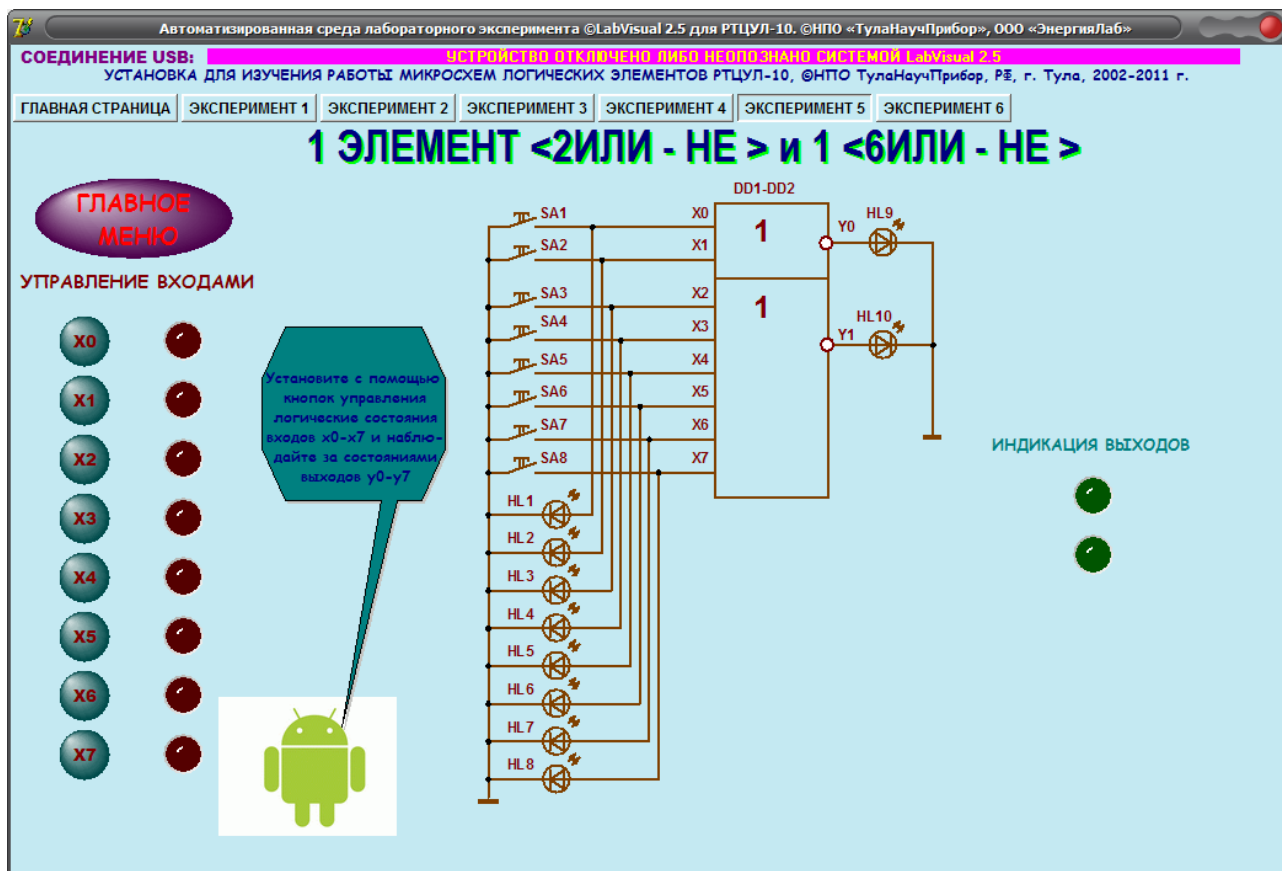


Рис. 4.6. Эксперимент по изучению микросхемы 1 элемент ИЛИ-НЕ и 1 элемент БИЛИ-НЕ.

Исследуемая операция может быть записана как $Y_0 = \overline{X_0 + X_1}$; $Y_1 = \overline{X_2 + X_3 + X_4 + X_5 + X_6 + X_7}$ и изображается на схемах так, как это представлено на рисунке 4.6. Таким образом, логический элемент осуществляет побитовое логическое суммирование входов x_0-x_1 ; x_2-x_7 и одновременно инвертирует результат.

Исследование операции «ИСКЛЮЧАЮЩЕЕ <ИЛИ>»

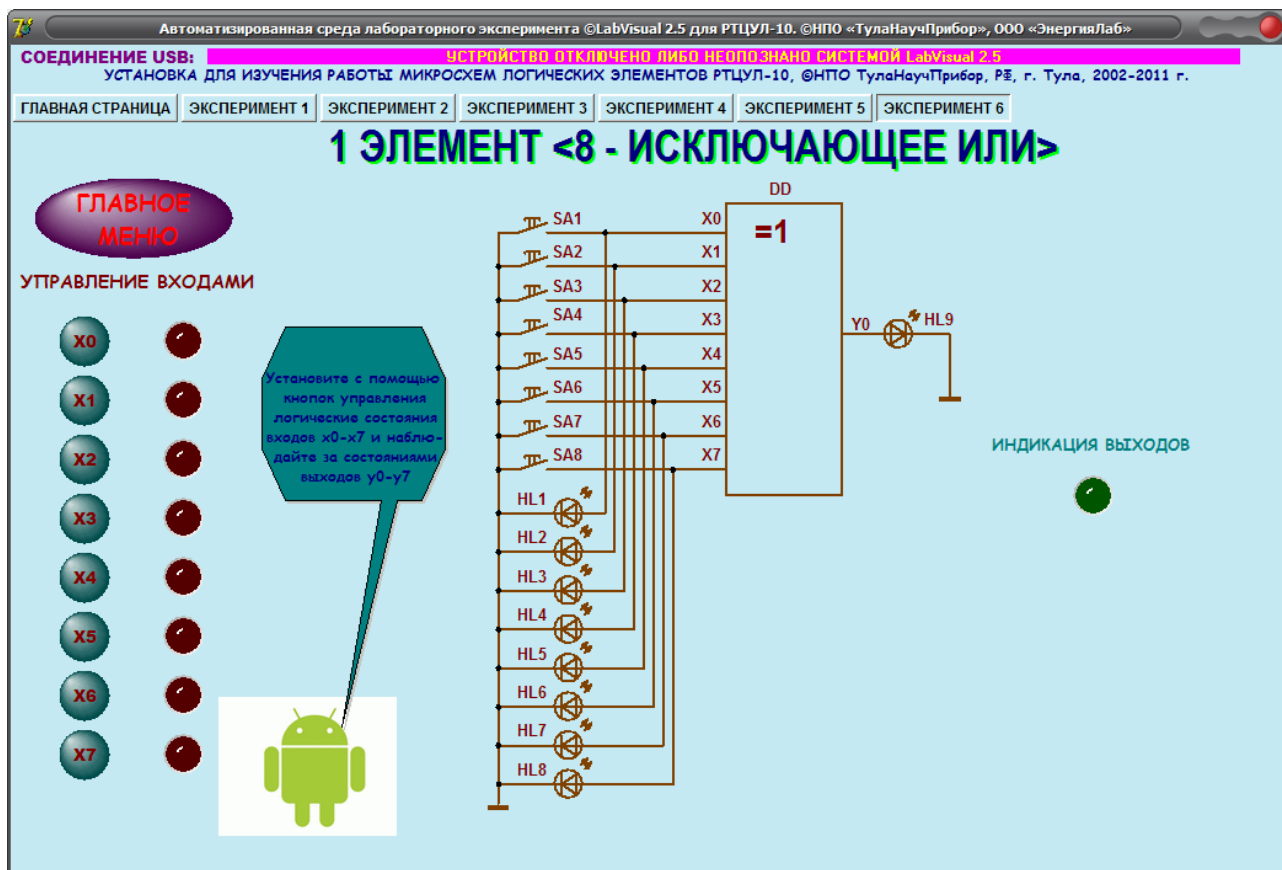


Рис. 4.7. Эксперимент по изучению микросхемы 1 элемент 8-исключающее ИЛИ

Исследуемая операция изображается на схемах так, как это представлено на рисунке 4.7. Логический элемент ожидает появления логической «1» на каком либо из входов x_0 - x_7 (только на каком либо одном входе) и только в этом случае на выходе $y_0 = 1$. Во всех остальных случаях $y_0 = 0$.

Демонстрационный режим доступен только в том случае, если прибор отключен от USB – порта ПК, в противном случае переключение режимов блокируется.

После запуска программы автоматически включается рабочий режим и ожидается подключение к USB-порту ПЭВМ.

В данной версии ПО, среда LabVisual позволяет управлять параметрами эксперимента и учебной установкой непосредственно из окна программы – оболочки рис. 4.2 — 4.7.

Порядок выполнения.

1. Перед включением установки в сеть проверить целостность всех соединительных сигнальных и сетевых проводов. Все работы по подключению комплекса к компьютеру следует выполнять только при отключенных от сети приборах. Разобраться с принципиальными блок-схемами опытов, в назначении кнопок, переключателей и ручек прибора. На данном шаге НЕ подключайте прибор к USB порту ПК.
2. Соединить монитор с системным блоком ПЭВМ, подключить клавиатуру и мышь к системному блоку используя стандартные провода для подключения. Подключить системный блок ПЭВМ и монитор к сети ~220 В.
3. Загрузить операционную систему согласно стандартным процедурам загрузки.
4. При необходимости, настроить компьютер для работы с учебной установкой согласно прилагаемому руководству к среде LabVisual.
5. Запустить программу LabVisual для работы с учебной установкой для данного эксперимента пользуясь ярлыком на рабочем столе либо другим способом, указанным лаборантом.

ПРОВЕДЕНИЕ ЭКСПЕРИМЕНТА.

6. Перед началом работы ознакомится с принципиальной схемой учебной установки, разобраться в назначении кнопок и измерительного прибора. Проверить целостность сетевого провода
7. Включить установку в сеть ~220 В с помощью прилагаемого силового сетевого кабеля евро-стандарта. Поставить переключатель «СЕТЬ» на панели учебного модуля в положение «ВКЛ», при этом должен загореться сигнальный индикатор «СЕТЬ».
8. Дождаться появления системного сообщения на ЖКД LCD дисплее прибора, о дальнейшем порядке действий:

Connecting.....

После появления данного сообщения на ЖКД LCD дисплее учебного прибора, можно подключить прибор к USB – порту ПК и однократно нажать кнопку «СТАРТ» в программе-оболочке LabVisual (кнопка используется для конфигурации устройства сразу после включения). При этом начнется процесс инициализации прибора. В противном случае, возможна некорректная работа USB протокола и работа устройства.

9. Дать установке прогреться в течение трех минут.
10. Приступить к эксперименту по изучению логической операции «**ЛОГИЧЕСКОЕ <НЕ>**» - **ИНВЕРТОР**. Для этого нажать на кнопку управления «**РЕЖИМ РАБОТЫ. ВЫБОР**» либо на соответствующую кнопку в главном окне программы LabVisual на экране ПК, выбрать необходимый эксперимент и нажать кнопку «**РЕЖИМ РАБОТЫ. ЗАПУСК**». При этом должна автоматически запуститься соответствующая подпрограмма для данного эксперимента рис. 4.2.

11. Устанавливая с помощью кнопок управления логические состояния входов X0-X7, наблюдайте за логическим состоянием выходов микросхемы и составьте таблицу истинности.
12. По окончании эксперимента вернуться в главное меню, нажав кнопку «ESC» на передней панели лабораторного модуля либо кнопку «ГЛАВНОЕ МЕНЮ» в окне программы-оболочки LabVisual 2.5.
13. Приступить к эксперименту по изучению логической операции **«КОНЬЮНКЦИЯ»**. Для этого нажать на кнопку управления «РЕЖИМ РАБОТЫ. ВЫБОР» либо на соответствующую кнопку в главном окне программы LabVisual на экране ПК, выбрать необходимый эксперимент и нажать кнопку «РЕЖИМ РАБОТЫ. ЗАПУСК». При этом должна автоматически запуститься соответствующая подпрограмма для данного эксперимента рис. 4.3.
14. Повторить действия п. 11 для данной микросхемы и составить таблицу истинности.
15. Провести аналогичные эксперименты по изучению логических операций **«ДИЗЬЮНКЦИЯ»**, **«КОНЬЮНКЦИЯ — ОТРИЦАНИЕ»**, **«ДИЗЬЮНКЦИЯ-ОТРИЦАНИЕ»** и **«ИСКЛЮЧАЮЩЕЕ <ИЛИ>»**. При запуске того или иного эксперимента будет активна одна из подпрограмм рис. 4.2 — 4.7.
16. Составьте таблицу истинности для каждого элемента. Каждая часть микросхемы в экспериментах работает независимо одна от другой. Например в эксперименте **«Исследование операции «ДИЗЬЮНКЦИЯ - ОТРИЦАНИЕ»**, 1 элемент **2ИЛИ-НЕ** и 1 элемент **6ИЛИ-НЕ** работают **независимо**.
17. По окончании работы следует закрыть программу-оболочку LabVisual и все открытые подпрограммы, закрыть виртуальную среду VirtualBox (при работе в среде Linux).
18. Выключить компьютер, нажав на кнопку, находящуюся в крайнем нижнем левом углу экрана. Из доступных действий выбрать «ВЫХОД»--> «ВЫКЛЮЧИТЬ КОМПЬЮТЕР».
19. Отключить установку от сети, поставив переключатели «СЕТЬ» на панели установки в положение «выкл» и вынуть сетевые вилки из розеток.

РЕКОМЕНДУЕМАЯ ЛИТЕРАТУРА

1. **Ефимов И. Е., Козырь И. Я.** Основы микроэлектроники — М-Связь, 1975. — 272 с.
2. **Справочник** по интегральным микросхемам/ Под ред. Б В Та-рабрина. 2-е изд. перераб. и доп. — М.: Энергия, 1980. — 816 с
3. **Банк М. У.** Аналоговые интегральные схемы в радиоаппаратуре. — М.: Радио и связь, 1981. — 136 с.
4. **Полевые** транзисторы и интегральные микросхемы. Технический каталог. — М.: ЦНИИ «Электроника», 1975. — 112 с.
5. **Батушев В. А.** Электронные приборы. 2-е изд. перераб и доп — М.: Высшая школа, 1980. — 383 с.
- 6 **Бедрековский М. А., Волга В. В., Кручинкин Н. С.** Микропроцессоры. — М.: Радио и связь, 1981. — 94 с.
7. **Бедрековский М. А., Кручинкин Н. С., Подолян В. А.** Микропроцессоры. — М.: Радио и связь, 1981. — 72 с.
8. **Микропроцессорные БИС и микро-ЭВМ/** Под ред. А. А. Васен-кова. — М.: Сов. радио, 1980. — 280 с.
9. Микро-ЭВМ «Электроника С-5» и их применение/ Под ред. В. М. Пролейко. — М.: Сов. радио, 1980. — 160 с.
10. **Микросхемы** и их применение. — М.: Энергия, 1978. — 248 с.
11. **Огнев И. В., Шамаев Ю. М.** Проектирование запоминающих устройств. — М.: Высшая школа, 1979. — 320 с.
12. **Прангишвили И. В.** Микропроцессоры и микро-ЭВМ. — М.: Энергия, 1979. — 232 с.
13. **Степаненко И. П.** Основы микроэлектроники. — М.: Сов. радио, 1980. — 424 с.
14. **Проектирование** мккроэлектронных цифровых устройств/ Под ред. С. А. Майорова. — М.: Сов. радио, 1977. — 272 с.
15. **Кузнецов В.** и др. Развитие микро-ЭВМ семейства «Электроника С-5» и систем на их основе. — Электронная промышленность, 1979, № И, 12, с. 9 — 12.

ДЛЯ СВОБОДНОГО РАСПРОСТРАНЕНИЯ

НПО УЧЕБНОЙ ТЕХНИКИ «ТУЛАНАУЧПРИБОР»